

ISDN 端末におけるプリミティブ  
インターフェースの検討

A STUDY ON PRIMITIVE INTERFACE  
OF TERMINAL EQUIPMENTS FOR ISDN

中山 稔夫 深沢 英夫 中谷 達也  
Mikio NAKAYAMA Hideo FUKASAWA Tatsuya NAKATANI  
富士通株式会社  
FUJITSU Ltd.

1. まえがき ISDN 網に接続される端末において、LAYER1 のアクティベーション、ディアクティベーションの手順について LAYER2 とのインターフェースを、プリミティブで行なっている。CCITT で勧告化が進められているプリミティブインターフェースについて検討をした。以上に構成例を示す。

2. インターフェース LAYER1-LAYER2 間のインターフェースのプリミティブを表1に示す。局側からの信号であるインフォと共に LAYER1 の状態遷移要因になる。状態遷移は図1に示してある。F1 から F8 は状態名、I0, I2, I4 は局側からの信号、I0, I3 は局側への信号である。

3. 構成 プリミティブインターフェースとして、表2のような構成が考えられる。各プリミティブはビットで表わされ、ES, AR はそれぞれ MPH-ES, PH-AR に対応し、その他のプリミティブは、仮にここで interface bit と呼ぶ  $\alpha, \beta, \gamma$  の3つのビットの組合せで表わされることが出来る。プリミティブの表現方法は表3に示した。CCITT-SGXVIII で勧告されているように、PH-EI に関しては、エラーの発生、復旧、及び原因による区別があることに注意したい。この区別により、LAYER2 は LAYER1 の状態遷移を認識することができる。interface bit は LAYER1 の状態と深く結びついていて、その対応は表4に示してある。このようなインターフェースは勧告の一構成方法である。

表 1

PH-AR	Active Request	LAYER1 ← LAYER2
PH-AI	Active Indication	→
PH-DI	Deactive Indication	→
MPH-EI	Error Indication	→
MPH-ES	Error Response	←

表 2

ES	MPH-ES
AR	PH-AR
interface bit $\alpha, \beta, \gamma$	PH-AI PH-DI MPH-EI

は interface bit の組合せ

表 3

プリミティブ表現

	Primitive	Cause	interface bit			AR	ES
			$\alpha$	$\beta$	$\gamma$		
LAYER1	PH-AI		0→1	x	0→0		
	PH-DI		x	0→1	x		
LAYER2	MPH-EI <sub>a</sub>	detection I2	1→0	0→0	0→0		
	MPH-EI <sub>b</sub>	detection lost frame	x→1	0→0	0→1		
	MPH-EI <sub>c</sub>	recovery I0, I2	1→0	x	1→0		
	MPH-EI <sub>d</sub>	recovery I4	1→1	x	1→0		
LAYER2	PH-AR					1 0	
LAYER1	MPH-ES					0 1	

表 4

state	interface bit		
	$\alpha$	$\beta$	$\gamma$
F1			
F2	0	1	0
F3			
F4			
F5	0	0	0
F6			
F7	1	0	0
F8	1	0	1

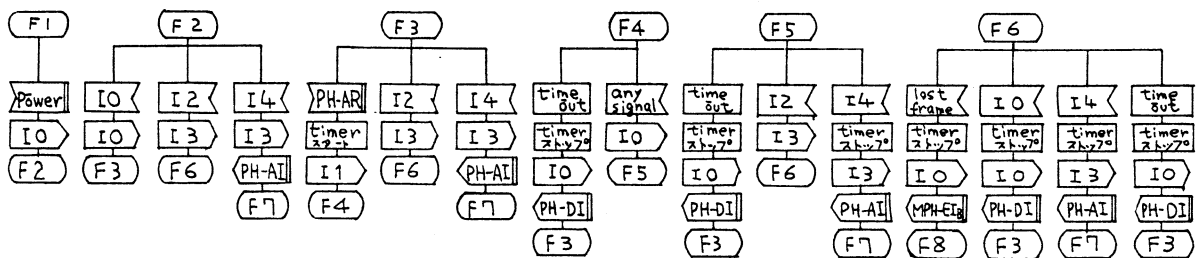


図 1

4. まとめ 今回の検討で、LAYER1-LAYER2 インターフェースの構成例が示された。今後、CCITT の勧告の進展にそってさらに検討を進めていく予定である。

文献  
CCITT SGXVIII ジュネーブレポート (1983.11)  
CCITT WP XI/6 勧告草案 (1983.11)